

集成两路射频 SiP 发射器的设计和研究

Nozad Karim¹, 周嵘¹, Ozgur Misman¹, Mike DeVita¹, 邹毅达²

(1. 安靠封装测试, 美国; 2. 安靠封装测试, 上海,)

摘要: 随着移动通信和其它电子应用领域的不断进步, 系统集成需求日益紧迫。除了可以应对系统性能、功能、成本和小型化的更高要求, 系统级封装 (SiP) 在降低开发成本、实施灵活设计、缩短开发周期, 和集成异质芯片上也有突出优势。这篇文章介绍了一个可用于手机基站系统的双通路发射系统 SiP 模块的开发。我们用计算模拟方法辅助优化设计, 并成功制造和验证了 SiP 模块。SiP 为内嵌电磁干扰屏蔽罩的 12mmx12mmx1.9mm 的多层栅格阵列封装 (LGA)。各种射频信号性能均通过测试, 包括严格的隔离度要求。电磁屏蔽测试和计算模拟结果高度吻合。最后, 文章介绍了一种高效的计算模拟方法, 极大地缩短了计算模拟的时间, 并对未来射频 SiP 开发将提供有力帮助。

关键词: 系统级封装; 射频; 电磁干扰隔离; 发射器; HFSS

Design and Characterization of a Two-Channel Transmitter SiP Module

Nozad Karim¹, ZHOU Rong¹, Ozgur Misman¹, Mike DeVita¹, ZOU Yi-da²

(1. Amkor Technology, Inc., USA; 2. Amkor Technology, Inc., Shanghai)

Abstract: With the advance of electronic applications in mobile, communication, and other areas, high level system integration is highly desired for better performance, functionality, cost effectiveness, and miniaturization. Package level system integration (System-in-Package or SiP) provides additional benefits in lower development cost, design flexibility, shorter development cycle, and the ability to combine heterogeneous chips within a package configuration, etc. In this paper, a two-channel transmitter SiP module development work is presented. This SiP module can be applied in a mobile base station system. With a simulation aided design approach, the complex SiP module is designed, fabricated and verified in a single design cycle. The SiP is a 12mmx12mmx1.9mm LGA package, with an embedded metal can for EMI shielding purpose. With carefully designed test setup, this SiP module has been tested for various RF signal performances, and all the stringent performance requirements have been met, including the most challenging isolation requirement. Isolation between the output ports of the two channels are measured, and compared

with simulated results. It is concluded that the simulated results and measured data are in excellent agreement. Finally, a very efficient simulation method is proposed, which greatly reduces simulation time for a complicated 3D model and can be used for future RF SiP module development.

Key words: SiP; RF; EMI shielding; Transmitter; HFSS

1 引言

随着人们对移动、计算、通信等各类电子系统性能、功能、成本和外观尺寸要求的不断提高,系统级芯片(SoC)和系统级封装(SiP)在电子产品设计中的应用快速增长。与用单颗芯片来实现系统或子系统功能的SoC相比,SiP虽然在小型化和单位成本上的优势不及SoC,但在很多方面优势明显,如较低的开发成本、较短的市场进入时间、更灵活的系统设计、异质功能芯片集成,和对系统整体成本的降低等。

SiP通常包括一颗或几颗芯片,芯片可以是预封装好的芯片,或是裸片。在SiP中应用裸片可以发挥SiP在小型化和功能提高方面的最大潜力,但只有应用已知合格裸片(KGD),才能保证SiP的最终成品率,从而控制合理的SiP生产成本。多个不同功能的芯片可以由不同的半导体制程技术制造,如Si CMOS,或GaAs HBT等。灵活地组合这些异质芯片以完成一个系统或子系统的功能,是系统级封装的重要功效。SiP通常也会包括一些无源元件,如电阻、电容和电感,用以帮助成功实现系统功能。

系统公司组织电子产品的设计和制造,在SiP模块的开发、制造和应用上起着至关重要的作用。传统的模式是,系统公司根据各家芯片公司所提供的芯片的性能设计搭建电子系统。这些芯片都已经过封装测试。由于小型化、低成本和高性能等需求,系统公司需要开发SiP模块来进行系统集成。系统公司首先要考虑如何分割系统使其中的一个部分或几个部分可以用SiP模块来代替。例如在图1的手机收发基站系统中,可以开发四种类型的SiP模块:各种带宽的信号发送及反馈SiP模块;各种带宽的信号接收SiP模块;供电管理SiP模块;数字和存储

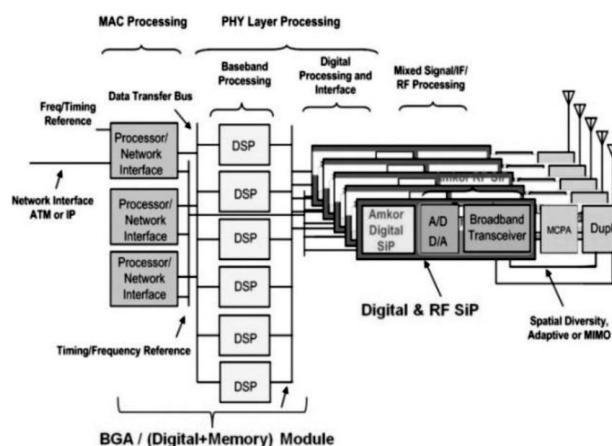


图1 手机基站的收发系统

SiP模块等^[1]。

然后,系统公司在平衡SiP功能、性能、开发生产成本等因素之后,决定是否采用和采用什么样的SiP解决方案。本文所研究的SiP就是集成了手机基站发射系统中的两路射频发射线路。

众多文献已经对SiP的典型设计流程和在现代电子产品中的应用作了广泛阐述^[2-5],但如何用计算机模拟方法指导SiP模块设计和系统验证,还少有介绍。本文将介绍两路发射SiP模块的设计、制造和实验,并介绍如何用合适的电模拟方法来辅助SiP模块的基板设计和电磁干扰(EMI)屏蔽设计。特别是,针对SiP模块在系统测试板上的性能模拟提出了优化方法,这为将来的SiP模块开发提供了有效的设计和验证手段。文章描述了三种三维HFSS模拟模型,分别是,SiP模块模型、系统测试板模型和SiP组装到系统测试板的模型。通过对实验和模拟结果的比较,3D模型的精确性得到验证。事实表明,用合适的模拟方法辅助SiP模块设计,可以优化封装性能、提高设计效率、降低开发成本和缩短开发周期。

2 双路发射系统 SiP 模块设计

研究所用的双路发射 SiP 模块包括了两路完整的射频发射线路,为 4 层有机基板的 12mm × 12mm × 1.9mm 的栅格阵列封装 (LGA)。因为 SiP 的设计功耗是 3.6W,基板通孔使用实心铜孔,以提高传热性能。每路射频发射线路包括 5 颗有源芯片和 9 颗无源元件,所以 SiP 模块总共有 10 颗有源芯片和 18 颗无源元件。带有隔腔的金属屏蔽罩被用于阻断两路发射线路之间的电磁耦合和 SiP 与外界信号之间的电磁干扰。

从两路发射信号的功能角度看,发射线路输入信号的频率在 0 到 300MHz 之间,输出信号的频率大约为 2GHz。两路发射信号都包括了完整的信号发射所需的模拟 / 射频功能,如预放大器、上变频混频器、增益控制等,从而将低频低功率的信号转变成 2GHz 的高频信号,并将其控制在一定的输出功率范围内。图 2 是双路发射 SiP 的功能示意图。图 3 是 SiP 模块的设计和布局示意图,图 4 是 SiP 模块 LGA 互联点的设计。

虽然在 SiP 模块中集成两路发射线路可以帮助

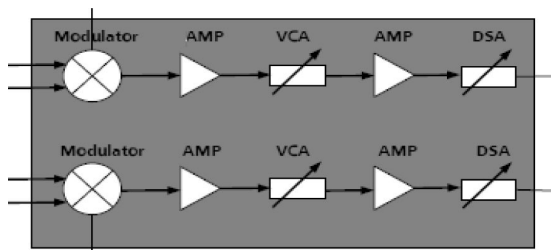


图 2 双路发射 SiP 的功能示意图

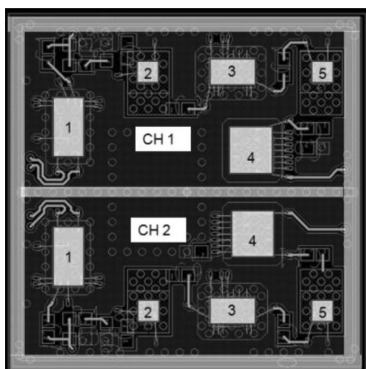


图 3 SiP 模块的设计和布局示意图

LGA

top view

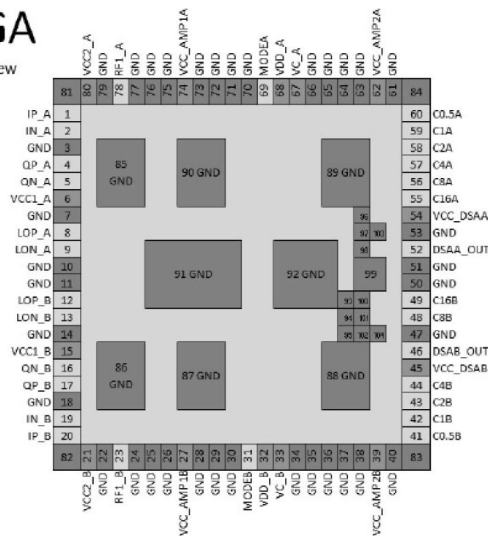


图 4 SiP 模块的 LGA 互联点的设计

提高性能、降低功耗,和减小总体尺寸,但封装级别上的更多挑战也随之而生,如更复杂的封装设计、测试、表征、传热管理等。电子设计的最大挑战来自两路发射信号之间的串扰。因为局限于较小的封装体内,两条发射线路之间距离太近,必须采用较强的 EMI 隔离措施来保证发射线路之间的串扰符合设计规格。

传统的系统级别的金属屏蔽罩方法也可以有效地用于封装级别上的 EMI 屏蔽设计。图 5 是所设计的带有隔腔的嵌入式金属屏蔽罩。因为整个 SiP 需要进行塑封流程,金属屏蔽罩上需要合理打孔来保证环氧树脂 (epoxy) 的正常流动,以获得合格的塑封 SiP。同时,打孔的尺寸也不能太大,以免影响 EMI 屏蔽性能。此外,受制造工艺限制,这种带隔腔的金属屏蔽罩的高度必须保证 1.3mm,虽然 0.55mm 高度的屏蔽罩已经可以满足 SiP 的封装要求。屏蔽罩的高度对屏蔽性能有一定影响,所以将来需要选择更合适的屏蔽罩制造工艺,以降低屏蔽罩的高度。在 SiP 的设计阶段,我们在电子、机械和传热方面都

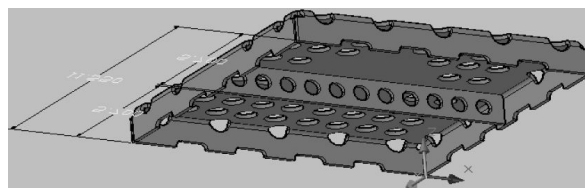


图 5 带有隔腔的嵌入式金属屏蔽罩

进行了大量的模拟计算,保证了产品开发在功能和制造上的有效性。

3 模拟及测试验证装置

如前所述,在 SiP 的设计阶段,我们就采用了计算机模拟手段对发射信号间的屏蔽性能进行了大量的模拟计算。在这些模拟计算中,我们采用了详细的三维 HFSS 仿真模型,针对 SiP 模块在理想系统板上和独立探针测试等工作状态,对多种屏蔽罩和接地设计假设进行了分析计算。其结果被用于指导 SiP 模块的基板和金属屏蔽罩设计。图 6 是整个屏蔽的 SiP 模块的三维 HFSS 模型。

基于最优化的设计,我们生产加工了双路发射系统 SiP 模块和系统测试线路板。SiP 模块被组装到系统测试板上进行各式射频信号性能测试。所测试的射频性能,如功率、增益、增益控制、和频宽等均符合设计指标。图 7 是基于 SiP 模块在系统板上测试的 HFSS 仿真模型。

在验证 SiP 模块隔离度的测试上,三种测试方案分别为:应用探针对 SiP 模块的测试;单独系统测试板的测试;和 SiP 模块组装在系统板上的测试。我们将这些测试结果与 HFSS/ADS 的模拟计算结果做了仔细对比,对比结果高度吻合。因此,通过合理的

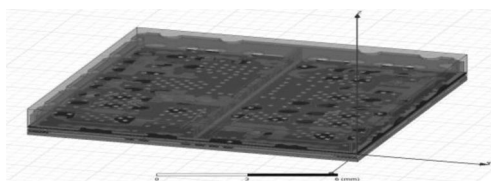


图 6 双路发射系统 SiP 模块的三维 HFSS 模型

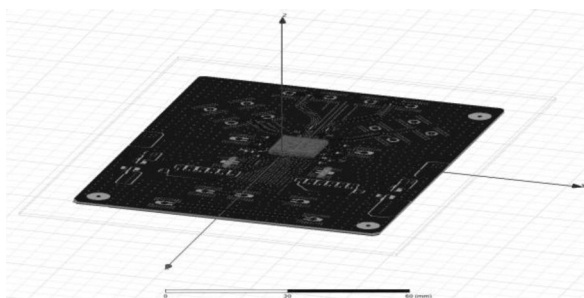


图 7 SiP 模块组装在系统测试板上的 HFSS 计算模型

计算机模拟,我们可以优化 SiP 的基板和 EMI 屏蔽罩设计,而在较小的封装体内获得较高隔离度的射频性能。图 8 是 SiP 模块在系统测试板上隔离度测试设置示意图。

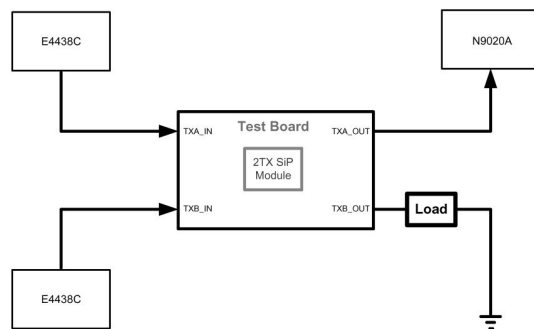


图 8 SiP 模块在系统测试板上隔离度测试设置示意图

4 测试与模拟计算结果对比

本章将分别描述有关 SiP 模块隔离度的三种测试设置,以及测试与模拟计算结果的对比。同时,对三维全波 HFSS (3D full wave HFSS) 模拟计算的精确性和利用这种方法进行射频 SiP 设计的有效性也做了阐述。

4.1 SiP 模块的探针测试与计算

SiP 模块的探针测试设置如图 9 所示。在这种情况下, SiP 模块没有通电,也没有贴到系统测试板上。将探针加到两路发射线路的输出端口,再用矢量网络分析仪测试两个输出端口间的隔离度。图 10 是测试结果。在大约 2GHz 的频率上,两个输出端口的隔离度的测试结果约为 75.34dB。图 11 是 SiP 模块输出端口隔离的仿真模型,图 12 是计算结果。在大约 2GHz 的频率上,两个输出端口的隔离度的计算

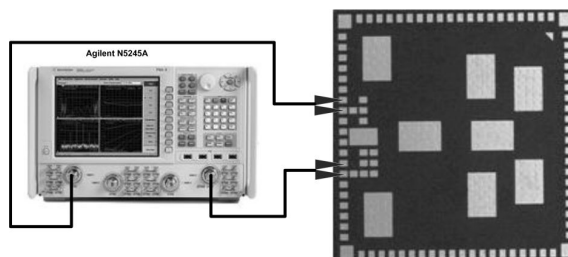


图 9 SiP 模块隔离度的探针测试设置

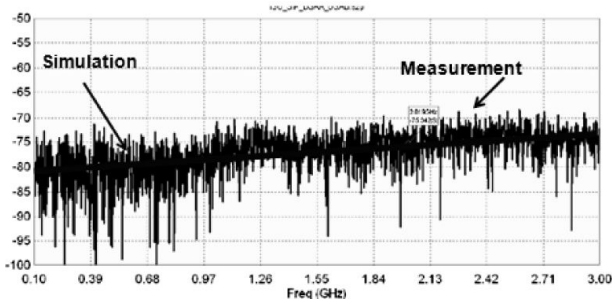


图 10 SiP 模块隔离度探针测试结果

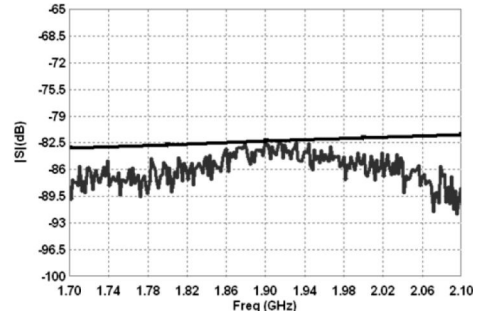


图 13 系统测试板输出端口隔离度的测试结果

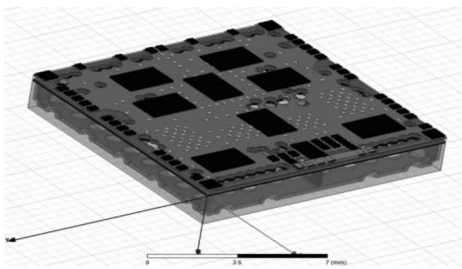


图 11 SiP 模块输出端口隔离度的 HFSS 模型

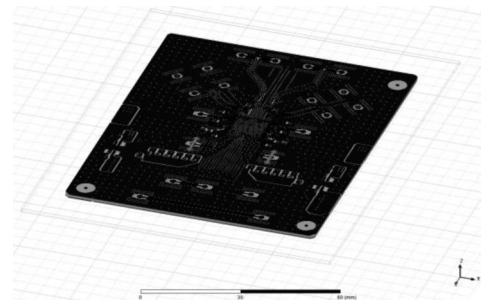


图 14 系统测试板输出端口隔离度的 HFSS 模型

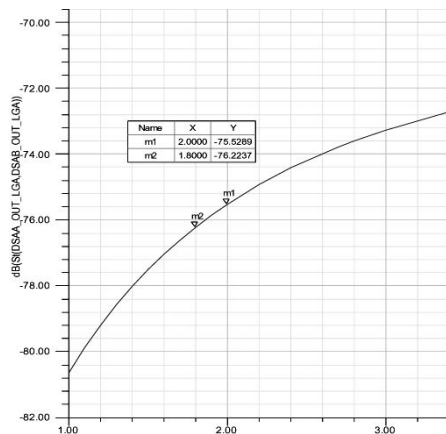


图 12 两个输出端口的隔离度的计算结果

结果约为 75.53dB。测试与模拟结果几乎吻合。

4.2 系统测试板的测试和计算

类似地，单独系统测试板的端口隔离度也需要测试和模拟，以保证在 SiP 组装到系统测试板时不会因为隔离度不合格的系统测试板而造成测试结果失效。图 13 是系统测试板输出端口隔离度的测试结果。在 2GHz 的频率上，测试结果约为 86dB。图 14 和图 15 分别是系统测试板输出端口隔离度的 HFSS 模型和模拟计算结果。在 2GHz 频率上，计算结果约为 86.3dB。同样，测试与模拟结果几乎吻合。

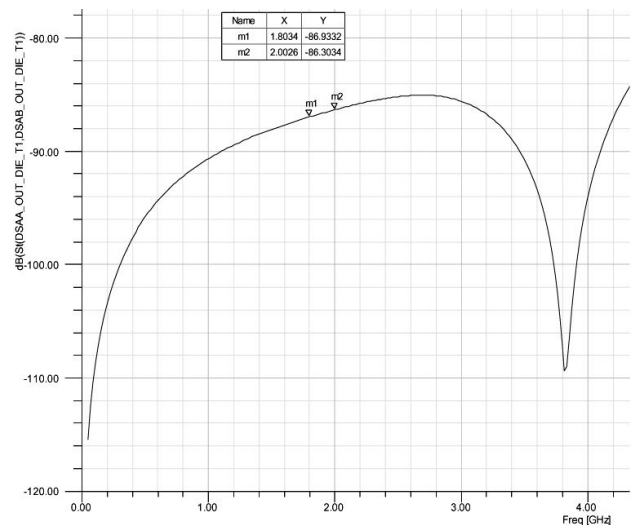


图 15 系统测试板输出端口隔离度模拟计算结果

4.3 SiP 模块贴到测试板的测试和计算

为了验证双路发射 SiP 模块的性能，SiP 模块被表面贴装 (SMT) 在系统测试板上，如图 7 所示。测试设置如图 8 所示。我们对各种端口间的隔离度进行了测试，特别是，对两路输出端口的隔离度做了重点测试和研究。图 16 是采用矢量网络分析仪直接接在两输出端口所测得的结果，此时 SiP 模块处于通

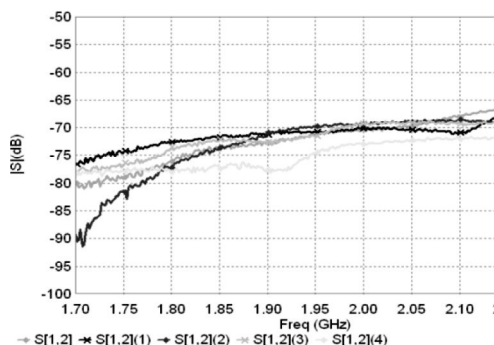


图 16 五个样品 S12 参数的测试结果 -SiP 模块组装到测试板上

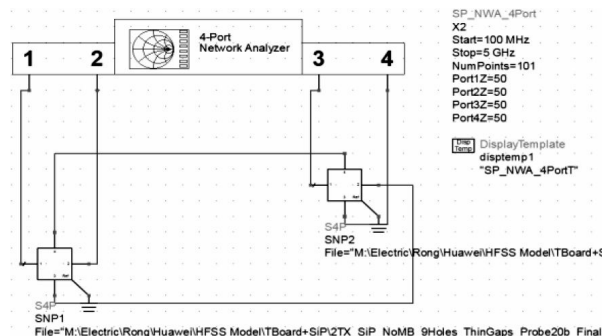


图 18 ADS 模拟计算设置 -SiP + 测试板

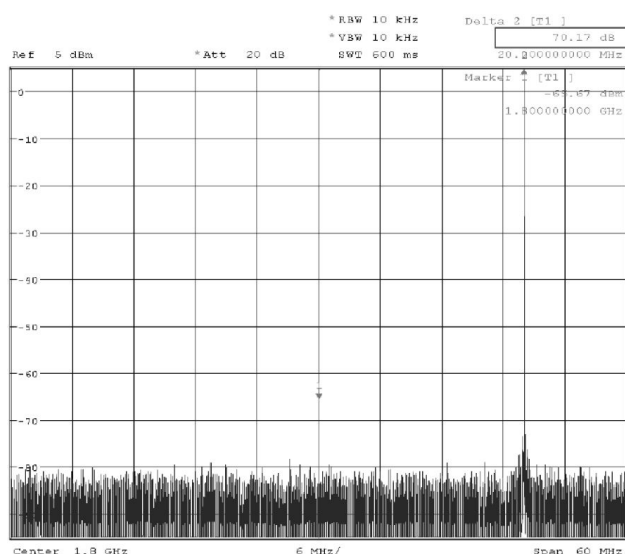


图 17 通道隔离度测试结果 -SiP 模块组装到测试板上

电状态。在 2GHz 频率下，隔离度参数 S12 约为 70dB。另一种通道隔离度的测试方法，是使两个通道同时发出不同频率的 GSM 单载波或单音信号，并在输出端口测得信号间的隔离度。图 17 是测试结果。在 2GHz 频率时，隔离度约为 70.17dB。

SiP 模块组装到系统测试板上的模拟计算量非常大。按照常规的建模方式，计算模型同时包括 SiP 模块和系统测试板。为了满足一定的计算精度，计算单元的网格划分需要比较精细，造成极长的运算时间，有时高达几天。特别是，巨量的计算对计算机存储的要求极高，在某些情况下，因为存储不够，不得不中断运行。

针对这个问题，我们所采用的解决方案是：分别对 SiP 模块和系统测试板用 HFSS 模型网格划分计算得到各自的 S 参数，并将两者的标准 Touchstone

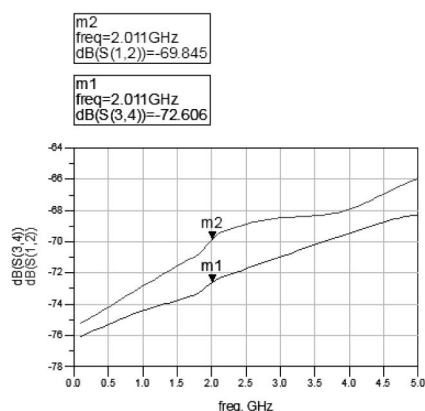


图 19 使用 HFSS/ADS 方法，S12 参数计算结果 -SiP + 测试板文件在安捷伦 (Agilent) ADS 计算环境中整合，如图 18 所示。使用这种网格划分和计算方法，我们可以采用更细小的网格，同时节约了大量的运算时间。SiP 模块和系统测试板 S 参数的获取分别为几个小时，Agilent ADS 计算时间不到一个小时。相比传统的计算方法，计算效率大幅提高。计算结果如图 19 所示。结果表明，在 2GHz 频率时，SiP 模块输出端口的隔离度 S12 参数为 69.84dB。计算结果和测试结果高度吻合。

5 总结

随着电子产品对性能、功能、成本和尺寸要求的不断提高，电子系统也趋于高度集成。特别是，更多的板级系统集成向封装级系统集成过渡，促使各类 SiP 模块的开发和应用增长迅速。本文描述了手机基站中两路射频发射系统集成到一个 SiP 模块的开发研究，介绍了模块的设计、制造和测试，并对比研

究了测试结果和计算模拟结果。在验证 SiP 模块隔离度的测试上,三种测试方案分别为:应用探针测试 SiP 模块;单独系统测试板的测试;和 SiP 模块组装在系统板上的测试。我们将这些测试结果与 HFSS/ADS 的模拟计算结果做了仔细对比,对比结果高度吻合。

特别值得强调的是,在模拟计算 SiP 模块组装到系统板上的案例时,我们采用了更高效的建模和网格划分方法,既保证了计算精度也大幅度减少了运算时间。这种模拟计算方法将对射频 SiP 模块开发提供更有力的支持。CC

参考文献

- [1] Nozad Karim, Yida Zou, Shengmin Wen, "Enhancing Overall System Functionality and Performance with the Right Packaging Solutions", ICEPT-HDP 2012.
- [2] Mathews, Douglas J, and Michael P. Gaynor, Michael P, "RF System-in-Package: Tradeoffs Govern the Cost, Size and Performance Equation," Chip Scale Review,

July 2003.

[3] Wu, Jianhua et al, "RF SiP technology innovation through integration," Fifth International Conference on Electronic Packaging Technology Proceedings, Shanghai, China, Oct. 2003, pp. 484-490.

[4] 2. ITRS White Paper, "The next Step in Assembly and Packaging: System Level Integration in the package (SiP)," www.itrs.net, 2007.

[5] Christopher M. Scanlan and Nozad Karim, "System-in-Package technology, application and trends", SMTA international Proceedings, 2001, pp. 764-773.

作者简介

Nozad Karim, Amkor 美国 SiP 事业部副总裁;

周嵘, Amkor 美国 SiP 事业部高级经理;

Ozgun Misman, Amkor 美国 SiP 事业部高级经理;

Mike DeVita, Amkor 美国 SiP 事业部高级工程师;

邹毅达, Amkor 上海 SiP 事业部高级工程师。

上接第 10 页

路企业的最大问题就是受行业波动的影响大,抗风险能力弱。过去经常出现这种情况,有些企业一两款产品销售得好,企业就会快速发展起来,成为行业内的明星,但是持续发展的后劲明显不足,如果几款产品跟不上市场的步伐,就会衰落甚至销声匿迹。归根结底,还是我们的企业实力不够强大,缺乏足够的资金、技术和人才,以及丰富多样的产品线。所以,新政的出台必将有力促进中国集成电路产业未来的发展格局从“小而散”走向集中,企业间的兼并重组和资源整合将会进一步加快。

在产业空间布局上,产业基础好、辐射范围广、带动作用强、资金实力雄厚的北京、上海、深圳以及武汉、西安等城市将会优先发展,尤其是制造业要相对集中,设计业相对灵活,可以在人力资源强、科研资源充足的地区发展,封装业在人力资源丰富、土地和水电费用较低、交通便利的地区发展较为适宜。

自 2000 年国务院发布《鼓励软件产业和集成电路产业发展的若干政策》(国发 18 号文)以来,我国集成电路产业销售额从 2001 年的约 200 亿元增长到 2007 年的 1251 亿元,达到顶峰。这段时期是我国集成电路最好的发展时期,销售收入年均增长速度超过 30%,是同期全球半导体产业发展最快的地区。纵观全球,在 2000~2010 年的十年间我国 IC 产业增速始终保持高于全球集成电路产业增速约 10 个百分点。可以说,这是我国集成电路产业发展的黄金十年。

如今,随着《国家集成电路产业发展推进纲要》正式发布,将在鼓励产业做大做强、推动企业产品创新方面提供极大地支持,在新政的感召下,我们相信,这必将催生我国集成电路产业的又一个“黄金十年”。CC